



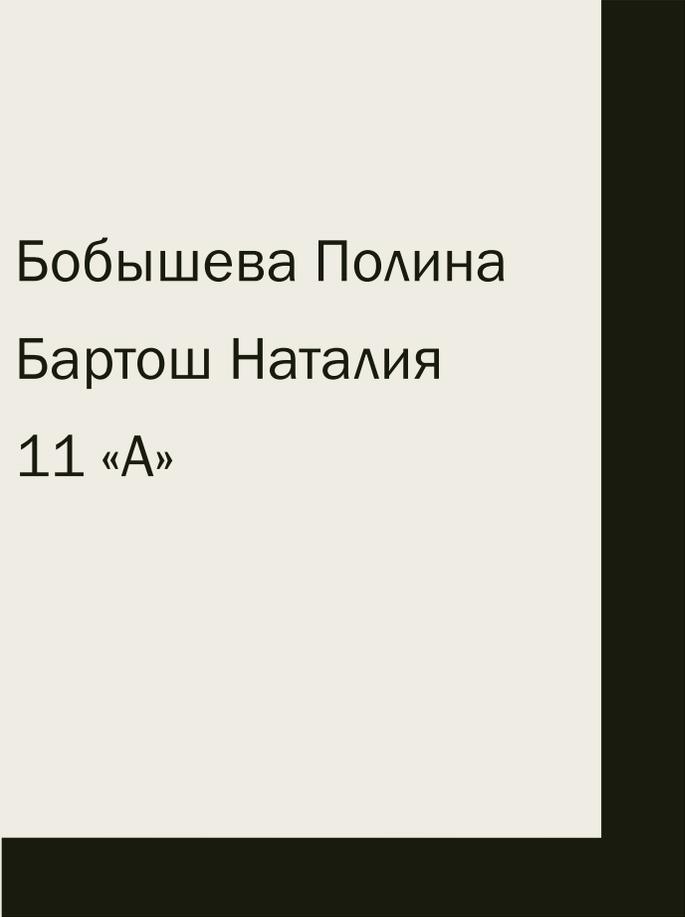
**МОДЕЛИ
ЛОГИЧЕСКИХ
УСТРОЙСТВ
КОМПЬЮТЕРА НА
ЯЗЫКЕ VISUAL BASIC**

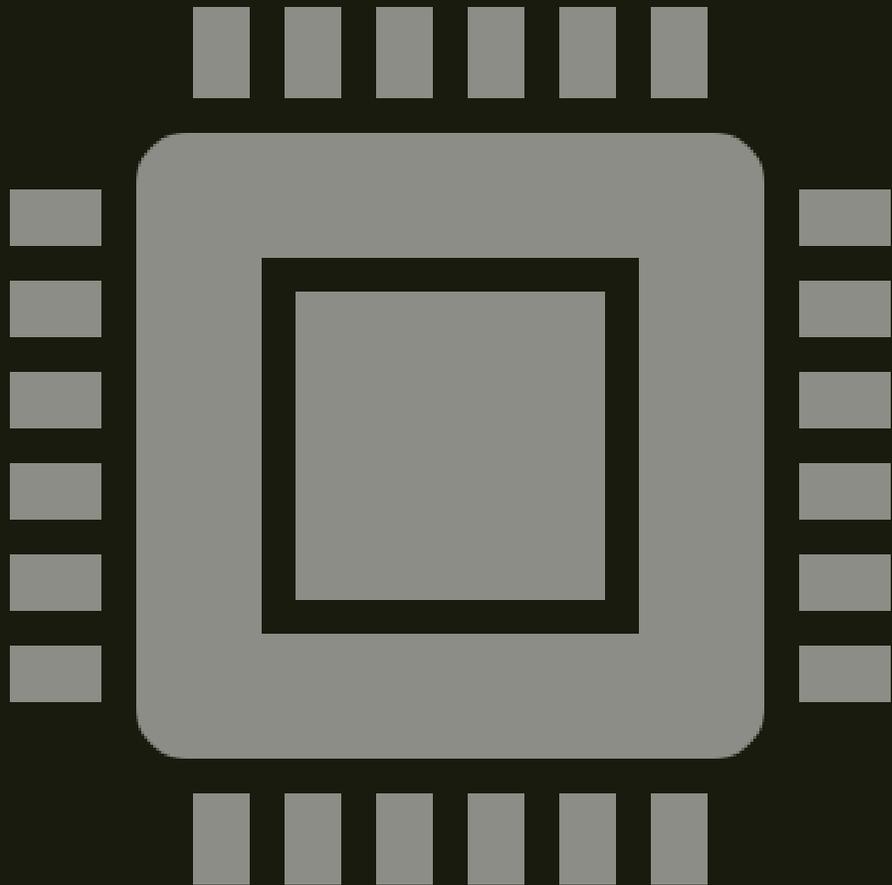


Бобышева Полина

Бартош Наталия

11 «А»





Содержание

1. [Логические устройства](#)
 - [Модели логических устройств](#)
 - [Для чего они используются?](#)
2. [Логические операторы](#)
 - [Логические аргументы](#)
 - [Базовые логические операторы](#)
3. [Базовые логические устройства компьютера](#)
 - [Сумматоры](#)
 - [Триггеры](#)
4. [Полусумматор](#)
5. [Триггер](#)
6. [Выводы](#)
7. [Источники](#)

Логические устройства

Устройства, предназначенные для формирования функций алгебры логики, называются **ЛОГИЧЕСКИМИ устройствами**. Логическое устройство имеет сколь угодно количество входов и только один выход

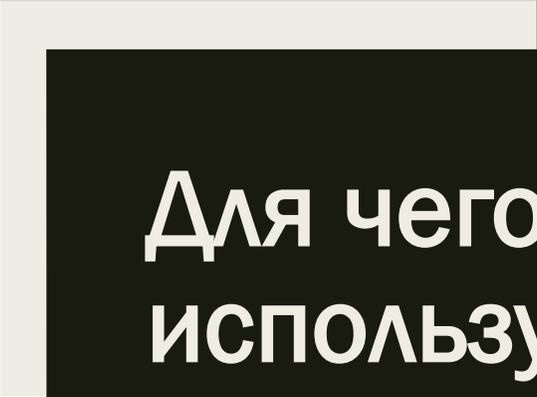


Любую логическую функцию удобно представить в виде таблицы состояний (таблицы истинности), где записываются возможные комбинации переменных (аргументов) и соответствующее им значение функции. Логические устройства строятся на логических элементах, которые реализуют определённую функцию

МОДЕЛЬ ЛОГИЧЕСКОГО УСТРОЙСТВА

Модель логического
устройства -
представление
логического
устройства
компьютера в
наглядном виде.





Для чего они используются?

Такие модели позволяют визуализировать процесс преобразования логических значений входных сигналов в значения выходных сигналов.



Логические операторы

В языке программирования Visual Basic основные логические операции могут быть реализованы с помощью логических операторов:

- [And](#) (логическое умножение);
- [Or](#) (логическое сложение);
- [Not](#) (логическое отрицание);
- **Xor** (исключающее **Or**, которое принимает логическое значение **True**, тогда и только тогда, когда лишь один из аргументов имеет значение **True**);
- **Eqv** (операция эквивалентности, которая принимает логическое значение **True**, когда оба аргумента имеют значения **True** или оба — **False**).



Логические аргументы

Логические операторы могут оперировать с логическими аргументами:

True (логическая единица)

False (логический ноль)

А также с логическими переменными типа **Boolean**.



Базовые ЛОГИЧЕСКИЕ функции

Базовыми логическими функциями являются логическое сложение, логическое умножение и логическое отрицание.



Логическое сложение (дизъюнкция)

A	B	$A \vee B$
0	0	0
0	1	1
1	0	1
1	1	1

Логическое сложение

ИЛИ (OR) - логическое сложение или дизъюнкция (от англ. disjunction - разъединение) - на выходе этого элемента появится логическая единица тогда, когда хотя бы на одном из входов появится единица. Логический ноль на выходе будет только тогда, когда на всех входах будет сигнал логического нуля.



Логическое умножение (конъюнкция)

A	B	A&B
0	0	0
0	1	0
1	0	0
1	1	1

A&B

A Λ B

Логическое умножение

И (AND) - логическое умножение или конъюнкция (от англ. conjunction — соединение, & - амперсанд) - на выходе этого элемента сигнал логической единицы появляется только тогда, когда на всех входах будет присутствовать логическая единица. Если хотя бы на одном входе будет ноль, то и на выходе тоже будет ноль.

Эта операция может быть реализована контактной цепью, состоящей из последовательно включённых контактов



Логическое отрицание (инверсия)

A	\bar{A}
0	1
1	0

Логическое отрицание

НЕ (NOT) - логическое отрицание или инверсия, обозначается черточкой над переменной - операция выполняется над одной переменной x и значение y противоположно этой переменной.

Операция НЕ может быть осуществлена с помощью нормально замкнутого контакта электромагнитного реле: нет напряжения на обмотке реле ($x = 0$) - контакт замкнут и на выходе «1» ($y = 1$). При наличии напряжения на обмотке реле ($x = 1$) контакт разомкнут и на выходе «0» ($y = 0$).



Базовые логические устройства компьютера

Они бывают:

- [Сумматоры](#)
- [Триггеры](#)

При изучении базового логического устройства компьютера целесообразно использовать компьютерные модели.



СУММАТОРЫ

Это логический операционный узел ЭВМ, выполняющий арифметическое сложение кодов двух чисел.

При арифметическом сложении выполняются и другие дополнительные операции: учёт знаков числа, выравнивание порядков слагаемых и тд.



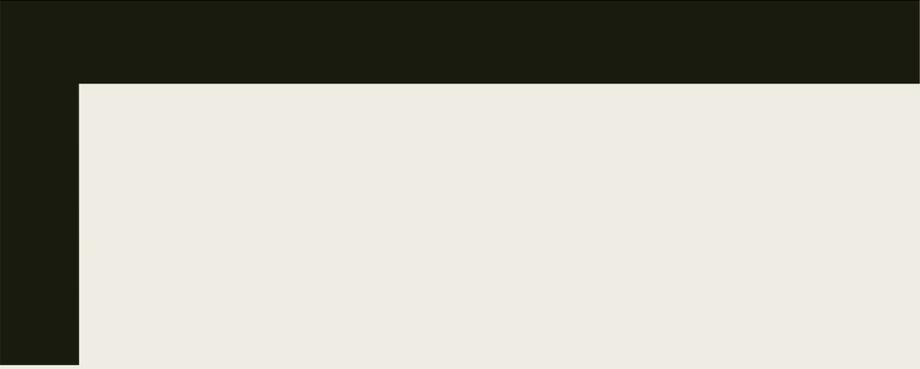
Сумматоры

Разделяются по ПО КОЛИЧЕСТВУ ОДНОВРЕМЕННО ОБРАБАТЫВАЕМЫХ ЧИСЕЛ:

- **одноразрядные** -> по числу ВХОДОВ И ВЫХОДОВ:
 - [Четвертьсумматоры](#)
 - [Полусумматоры](#)
 - [Полные одноразрядные двоичные сумматоры](#)

- **многоразрядные** -> по способу представления и обработки данных:
 - [Последовательные](#)
 - [Параллельные](#)





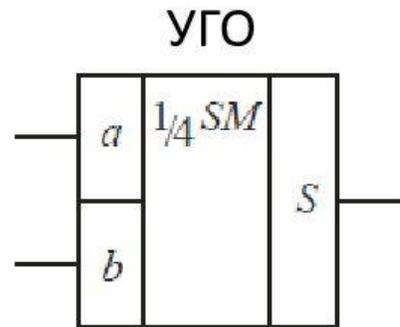
ОДНОРАЗРЯДНЫЕ СУММАТОРЫ



Четвертьсумматор

Названия схемы:

- Элемент «сумма по модулю 2»
- Элемент «исключающее ИЛИ»



Эквивалентный элемент

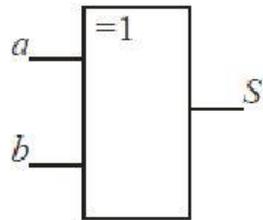


Таблица истинности

Входы		Выход
a	b	S
0	0	0
0	1	1
1	0	1
1	1	0

Уравнение

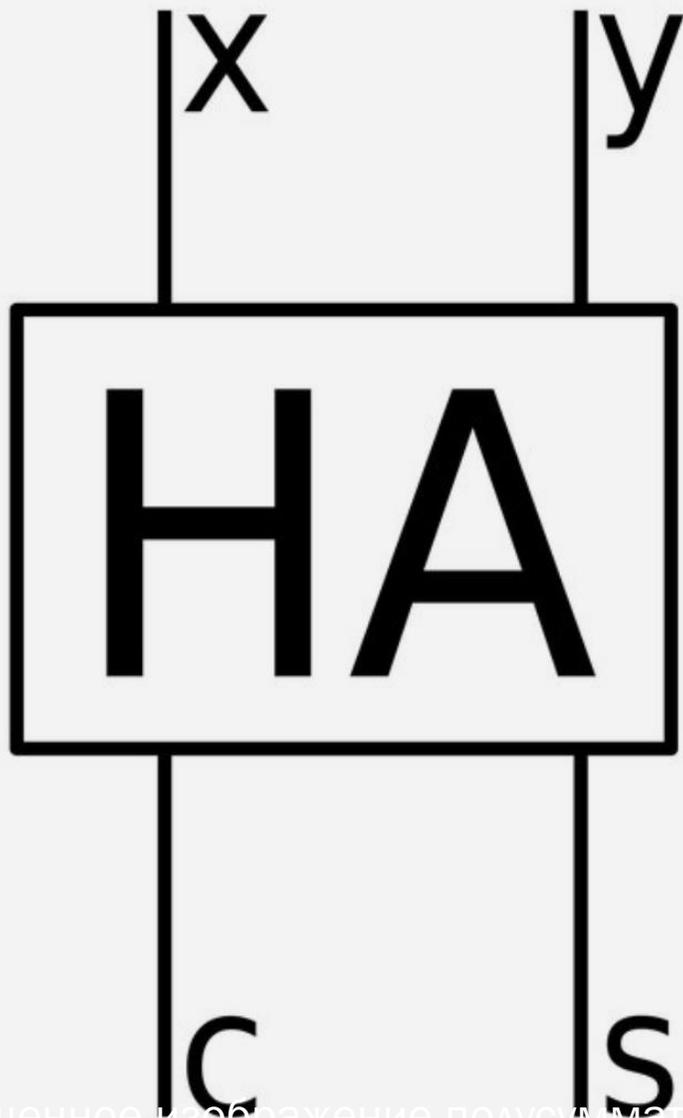
$$S = \bar{a}b + a\bar{b} = a \oplus b$$

102

Четвертьсумматоры

характеризуются наличием **двух ВХОДОВ**, на которые подаются одноразрядные числа, и **одним ВЫХОДОМ**, на котором реализуется арифметическая сумма в данном разряде;





(Обобщенное изображение полусумматора)

Полусумматор. Определение.

Это комбинационная логическая схема, имеющая два входа и два выхода (двухразрядный сумматор, бинарный сумматор).



Полусумматор. Для чего он нужен?

Полусумматор позволяет вычислять сумму $A+B$, где A и B — это разряды (биты) обычно двоичного числа, при этом результатом будут два бита S и C , где S — это бит суммы по модулю 2, а C — бит переноса.



Отличается от полного сумматора тем, что не имеет входа переноса из предыдущего разряда.

Полусумматоры используются для построения полных сумматоров.

Полусумматор.
Чем отличаются от сумматора?



Полусумматор. Входы/Выходы.

2 входа:

- На них подаются одноразрядные числа;

2 выхода:

- на одном реализуется арифметическая сумма в данном разряде;
- на другом - перенос в следующий (старший) разряд;



Полусумматор

Таблица истинности

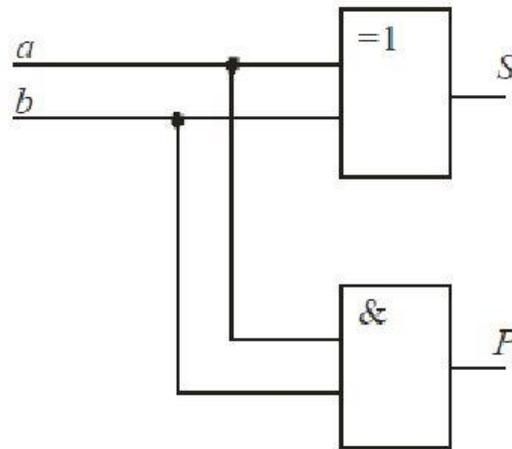
Входы		Выходы	
a	b	P	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Уравнения

$$S = \bar{a}b + a\bar{b} = a \oplus b;$$

$$P = ab.$$

Схема



ПОЛУСУММАТОР.

СХЕМА.

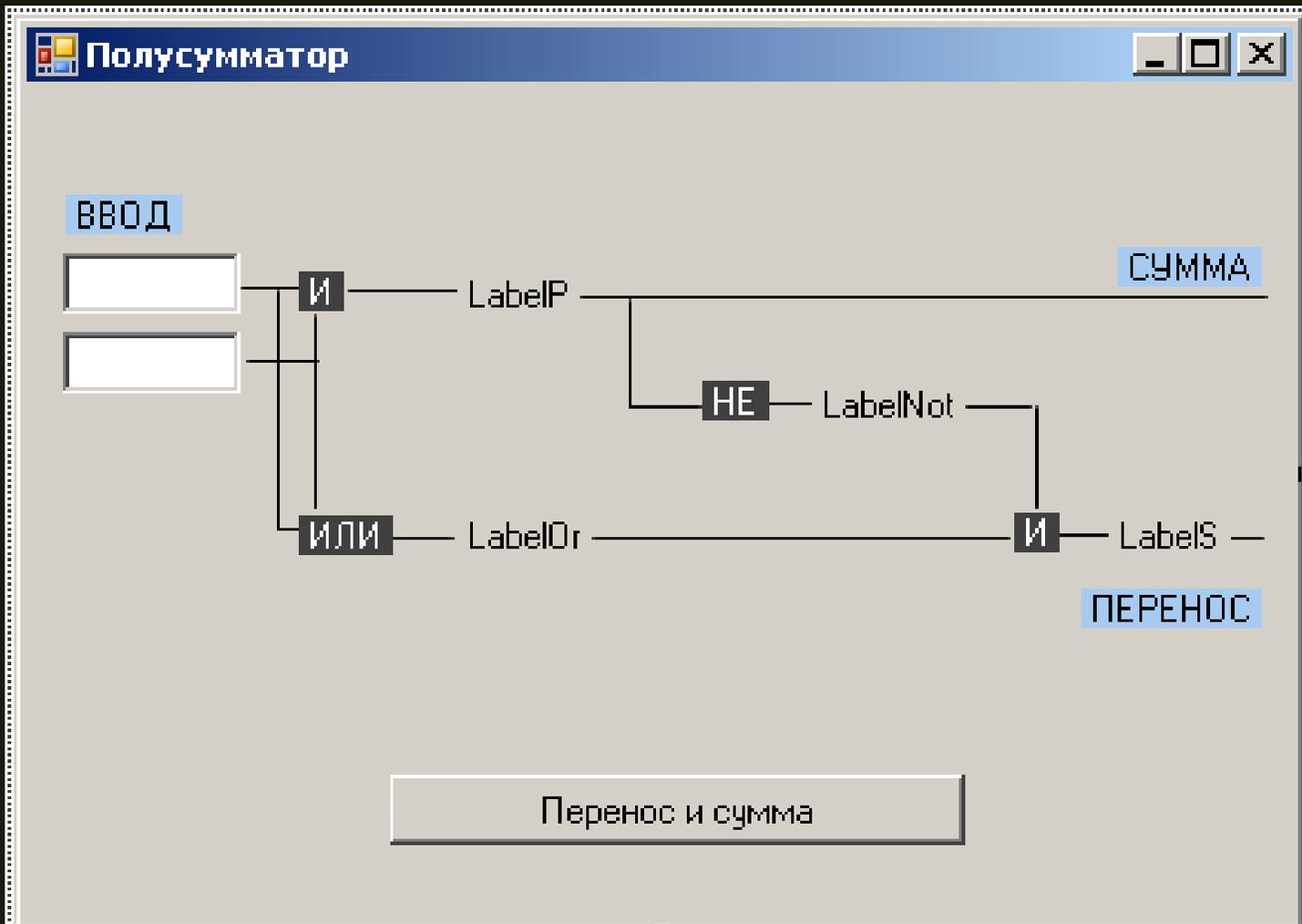
ТАБЛИЦА ИСТИННОСТИ.

A, B - СЛАГАЕМЫЕ

P - ПЕРЕНОС

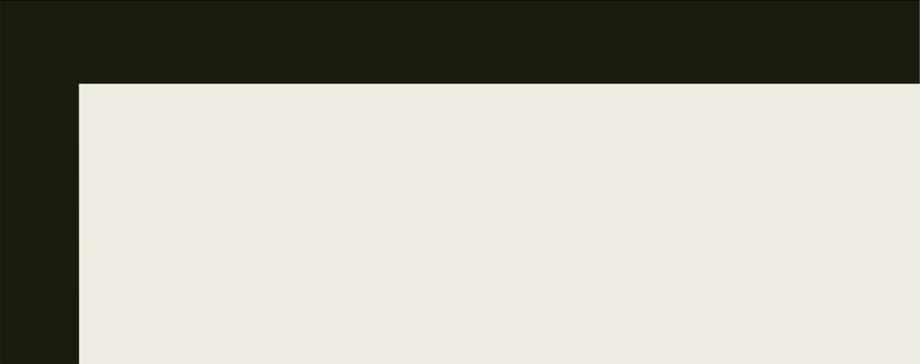
S - СУММА





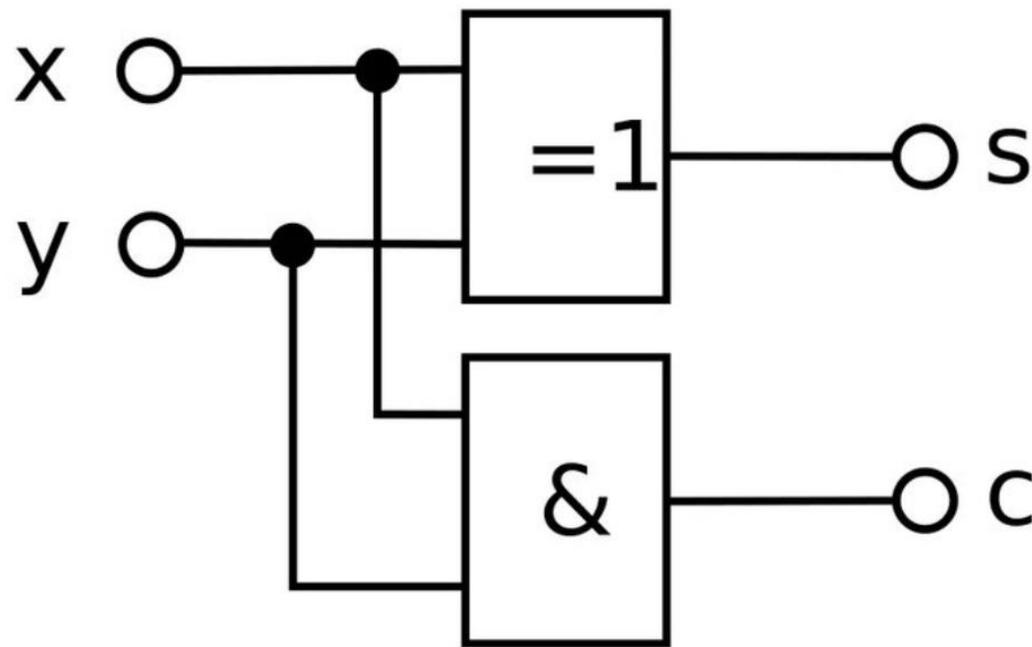
ПОЛУСУММАТОР. VISUAL BASIC.





ПОЛУСУММАТОР.
КЛАССИФИКАЦИЯ.

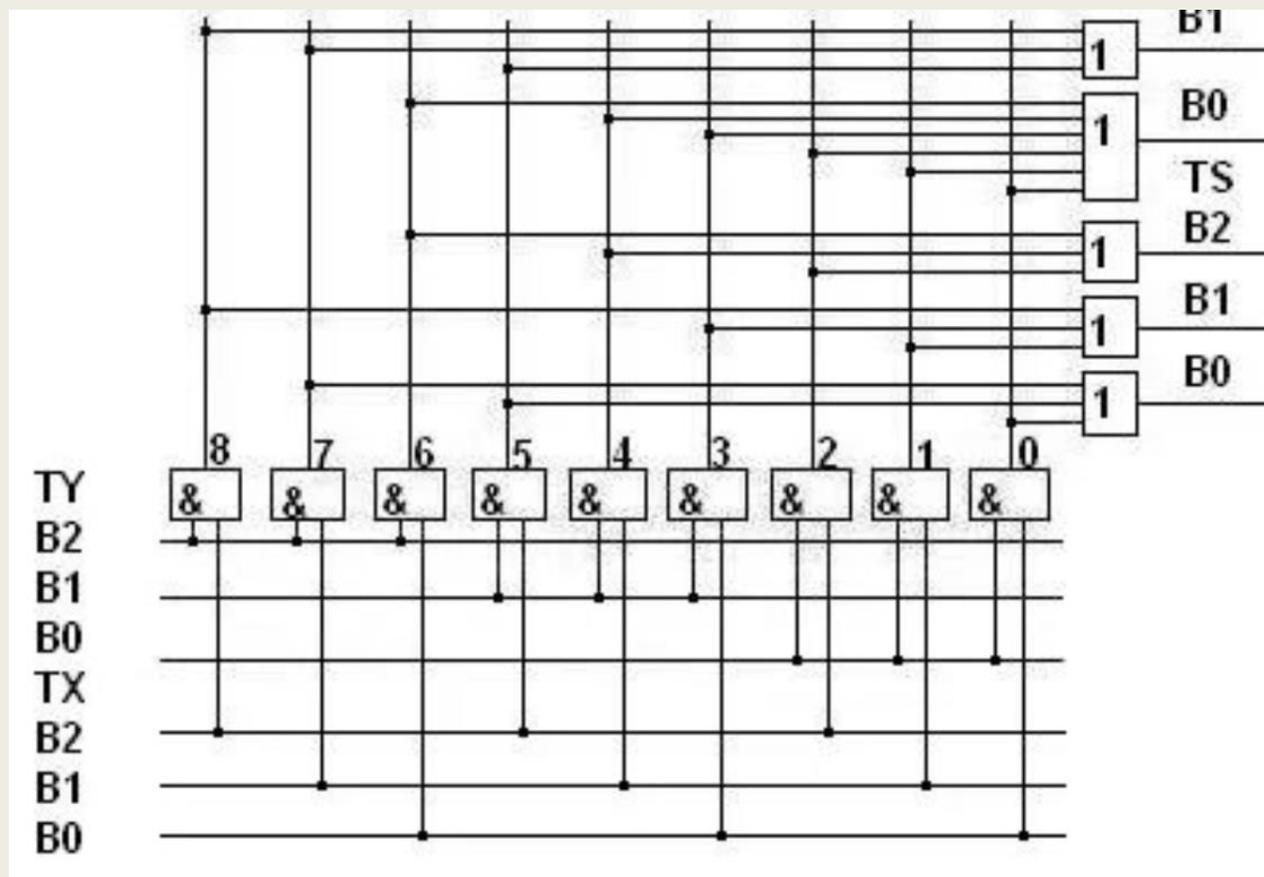




1. ДВОИЧНЫЙ ПОЛУСУММАТОР

(Полусумматор, реализованный на элементах ИСКЛЮЧАЮЩЕЕ ИЛИ и И)



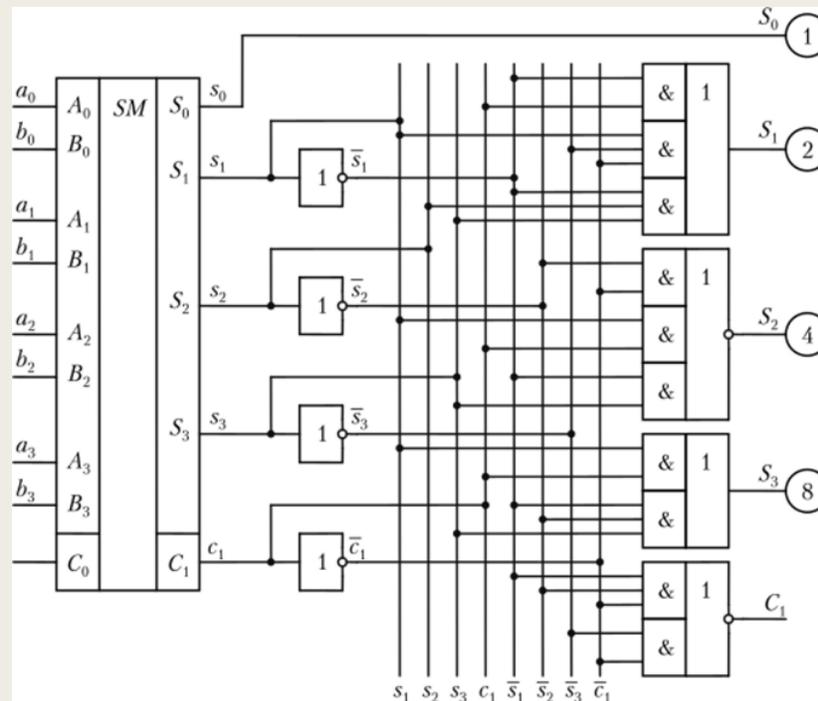


2. ТРОИЧНЫЙ ПОЛУСУММАТОР

Это устройство, складывающее два **троичных** числа.



S	9	8	7	6	5	4	3	2	1	0
9	9	0	1	2	3	4	5	6	7	8
8	8	9	0	1	2	3	4	5	6	7
7	7	8	9	0	1	2	3	4	5	6
6	6	7	8	9	0	1	2	3	4	5
5	5	6	7	8	9	0	1	2	3	4
4	4	5	6	7	8	9	0	1	2	3
3	3	4	5	6	7	8	9	0	1	2
2	2	3	4	5	6	7	8	9	0	1
1	1	2	3	4	5	6	7	8	9	0
0	0	1	2	3	4	5	6	7	8	9
0	1	2	3	4	5	6	7	8	9	0



C	9	8	7	6	5	4	3	2	1	0
9	0	1	1	1	1	1	1	1	1	1
8	0	0	1	1	1	1	1	1	1	1
7	0	0	0	1	1	1	1	1	1	1
6	0	0	0	0	1	1	1	1	1	1
5	0	0	0	0	0	1	1	1	1	1
4	0	0	0	0	0	0	1	1	1	1
3	0	0	0	0	0	0	0	1	1	1
2	0	0	0	0	0	0	0	0	1	1
1	0	0	0	0	0	0	0	0	0	1
0	0	0	0	0	0	0	0	0	0	0
0	1	2	3	4	5	6	7	8	9	0

3. Десятичный полусумматор

Состоит из двух таблиц размером 10x10. Первая таблица — суммы по модулю 10, вторая таблица — единицы переноса при бинарном (двухоперандном) десятичном сложении.



S

F	F	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E
E	E	F	0	1	2	3	4	5	6	7	8	9	A	B	C	D
D	D	E	F	0	1	2	3	4	5	6	7	8	9	A	B	C
C	C	D	E	F	0	1	2	3	4	5	6	7	8	9	A	B
B	B	C	D	E	F	0	1	2	3	4	5	6	7	8	9	A
A	A	B	C	D	E	F	0	1	2	3	4	5	6	7	8	9
9	9	A	B	C	D	E	F	0	1	2	3	4	5	6	7	8
8	8	9	A	B	C	D	E	F	0	1	2	3	4	5	6	7
7	7	8	9	A	B	C	D	E	F	0	1	2	3	4	5	6
6	6	7	8	9	A	B	C	D	E	F	0	1	2	3	4	5
5	5	6	7	8	9	A	B	C	D	E	F	0	1	2	3	4
4	4	5	6	7	8	9	A	B	C	D	E	F	0	1	2	3
3	3	4	5	6	7	8	9	A	B	C	D	E	F	0	1	2
2	2	3	4	5	6	7	8	9	A	B	C	D	E	F	0	1
1	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	0
0	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	

C

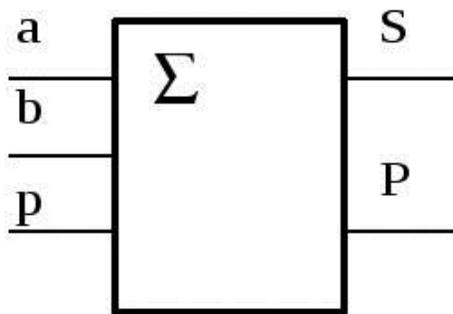
F	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
E	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
D	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1
C	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1
B	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1
A	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1
9	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1
8	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
7	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1
6	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1
5	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1
4	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1
3	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1
2	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	

4. Шестнадцатиричный полусумматор

Состоит из двух таблиц размером 16x16. Первая таблица — суммы по модулю 16, вторая таблица — единицы переноса при бинарном (двухоперандном) шестнадцатиричном сложении.



Одноразрядный двоичный сумматор



Обозначение
одноразрядного двоичного
сумматора

№	Входы			Выходы	
	a	b	p	S	P
1	0	0	0	0	0
2	0	0	1	1	0
3	0	1	0	1	0
4	0	1	1	0	1
5	1	0	0	1	0
6	1	0	1	0	1
7	1	1	0	0	1
8	1	1	1	1	1

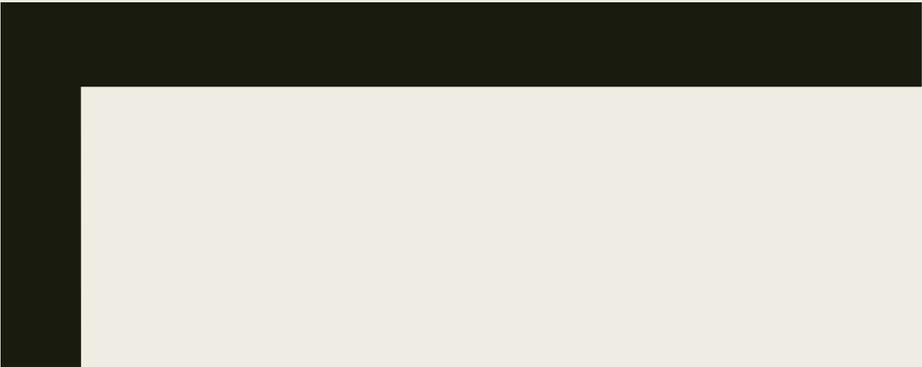
Таблица истинности выходов

Полные одноразрядные двоичные сумматоры:

характеризуются наличием **трёх ВХОДОВ**, на которые подаются одноимённые разряды двух складываемых чисел и перенос из предыдущего (младшего) разряда, и **двумя ВЫХОДАМИ**:

- на одном реализуется арифметическая сумма в данном разряде
- на другом - перенос в следующий (старший) разряд.

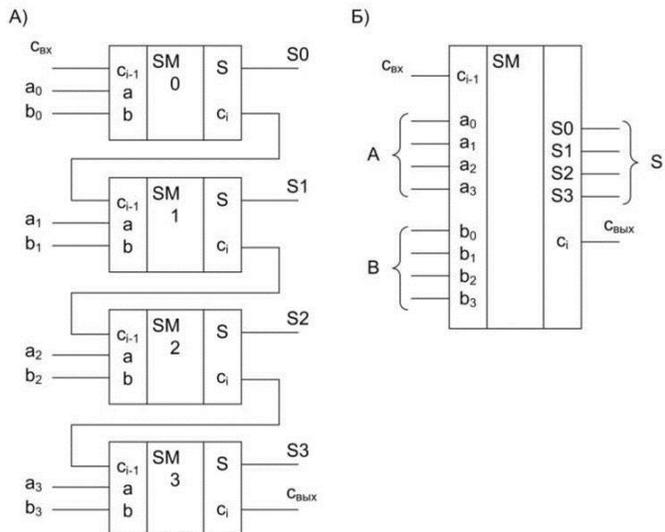




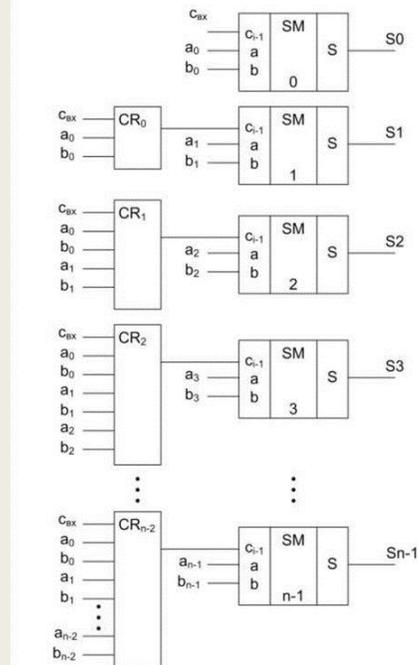
МНОГОРАЗРЯДНЫЕ СУММАТОРЫ



Параллельный многоразрядный сумматор с последовательным переносом



18

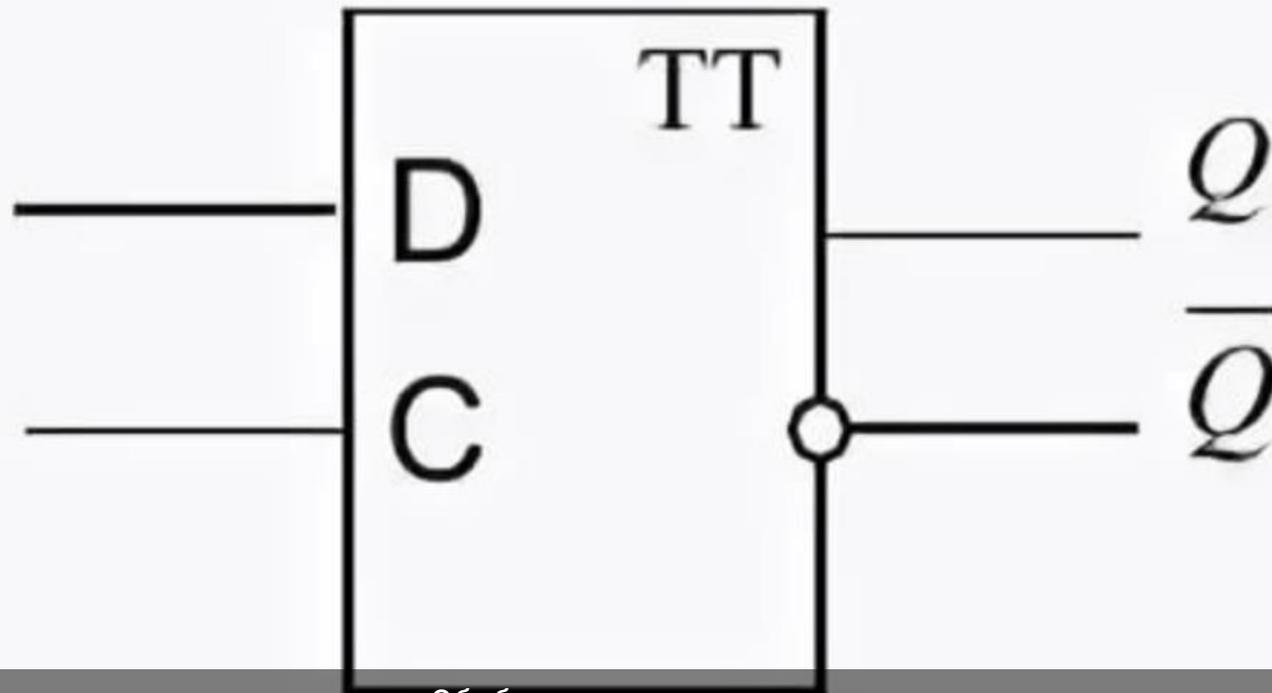


Параллельный многоразрядный сумматор с параллельным переносом

2. Параллельные:

В них слагаемые складываются одновременно по всем разрядам, и для каждого разряда имеется своё оборудование.





Обобщенная схема триггера

Триггеры. Определение.

это логическое устройство с двумя устойчивыми состояниями 0 и 1, имеющие несколько входов и два выхода.

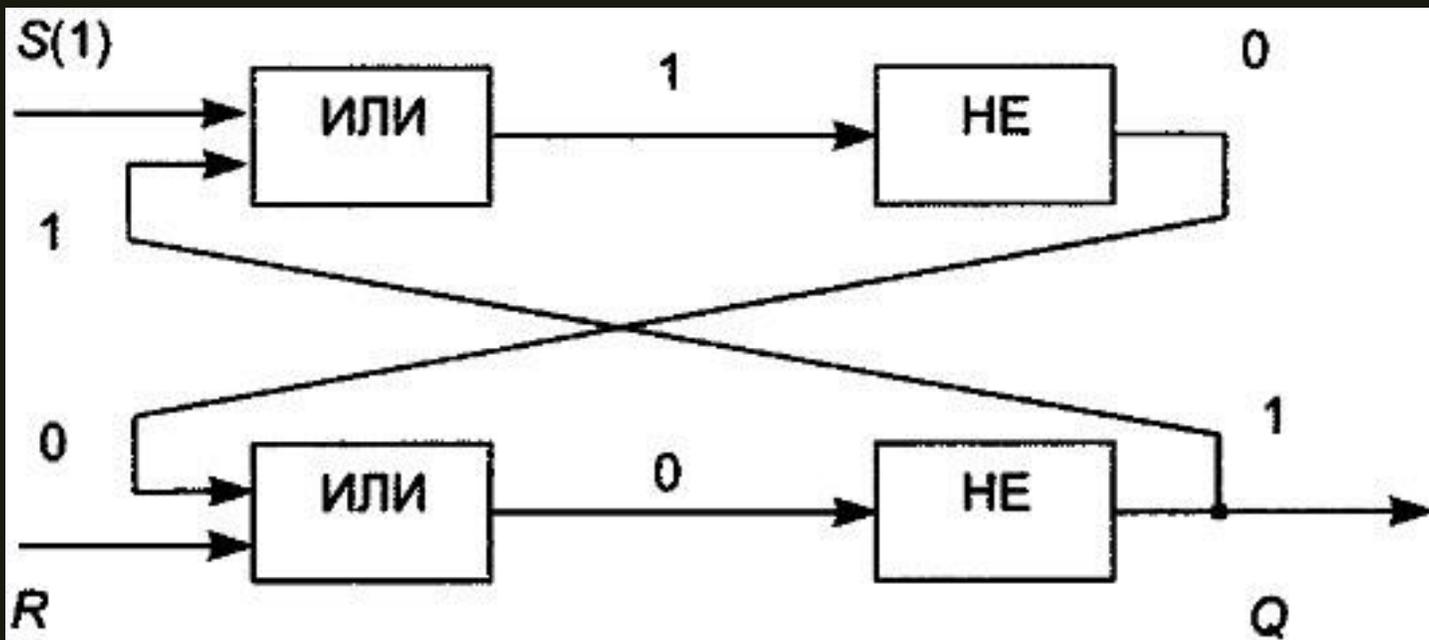
Триггер — это устройство, которое позволяет записывать, хранить и считывать информацию (каждый триггер может хранить 1 бит информации).



Триггеры. Для чего они нужны?

Оперативная память компьютера, а также внутренних регистров процессора состоит из ячеек, которые технически реализуются с помощью триггеров.





Логическая схема триггера

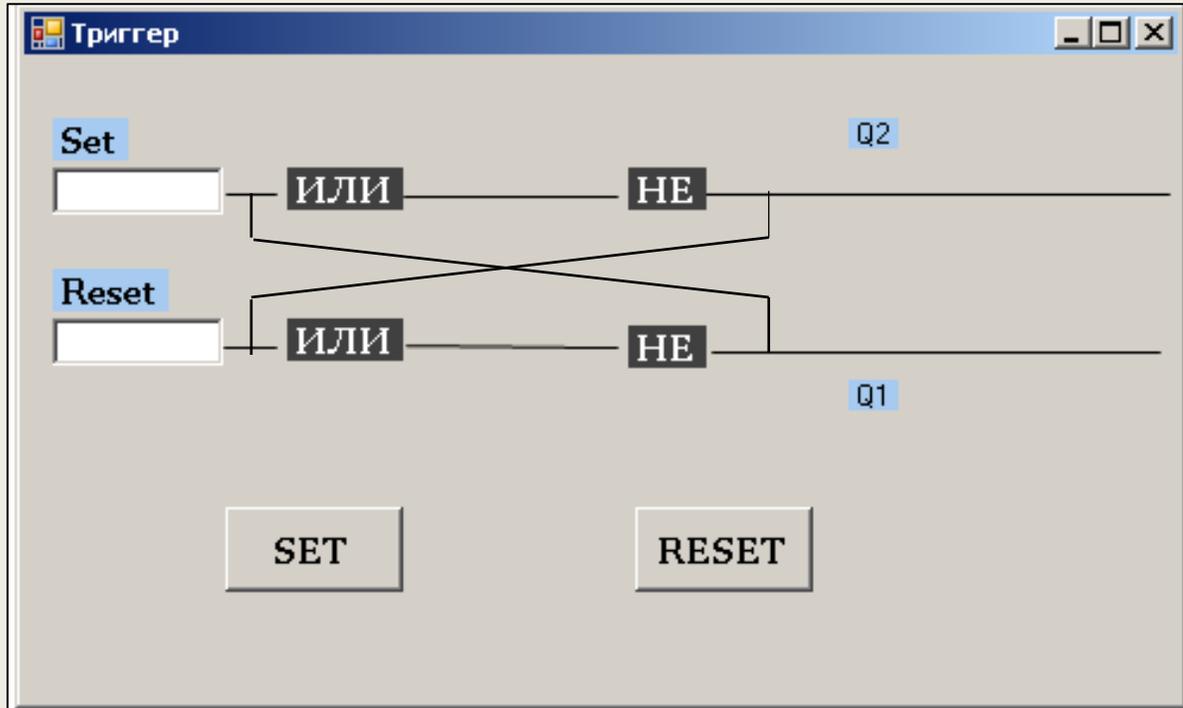
Триггеры. Входы/Выходы

Триггер можно построить из двух логических элементов **ИЛИ** и двух элементов **НЕ**

В обычном состоянии на входы триггера подан сигнал 0, и триггер хранит 0. Для записи 1 на вход S (установочный) подается сигнал 1. Последовательно рассмотрев прохождение сигнала по схеме, увидим, что триггер переходит в это состояние и будет устойчиво находиться в нем и после того, как сигнал на входе S исчезнет. Триггер запомнил 1, т. е. с выхода триггера Q можно считать 1.

Для того чтобы сбросить информацию и подготовиться к приему новой информации, подается сигнал 1 на вход R (сброс), после чего триггер возвратится к исходному «нулевому» состоянию.





ТРИГГЕРЫ. VISUAL BASIC.



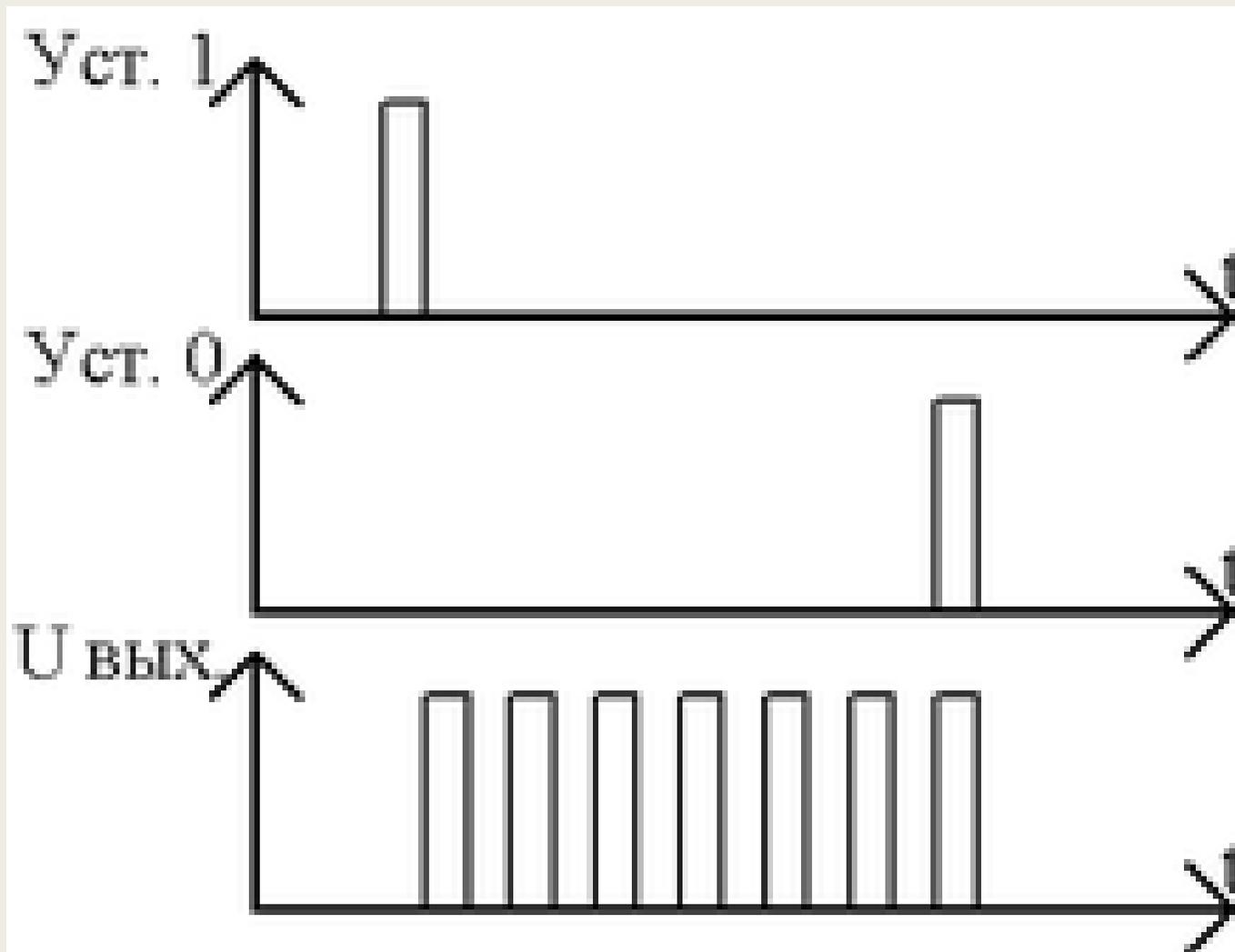
Триггеры

Они подразделяются на две большие группы:

- Динамические триггеры
- Статические триггеры
 - Симметричные
 - Несимметричные
- RS-триггер

Названы они так по способу представления выходной информации.



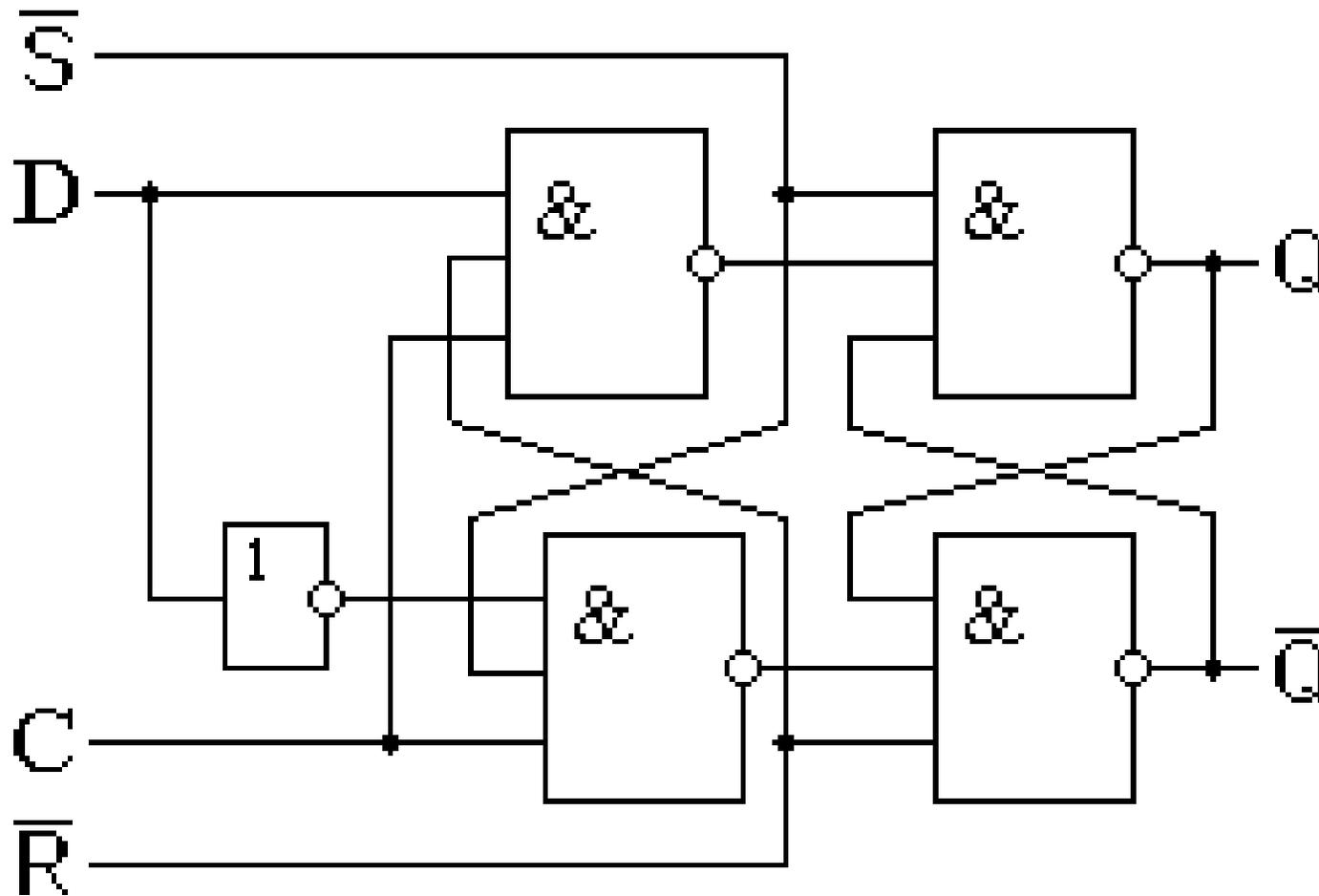


Временная диаграмма работы динамического триггера

1. Динамический триггер

Он представляет собой управляемый генератор, одно из состояний которого (единичное) характеризуется наличием на выходе непрерывной последовательности импульсов определённой частоты, а другое (нулевое) — отсутствием выходных импульсов. Смена состояний производится внешними импульсами



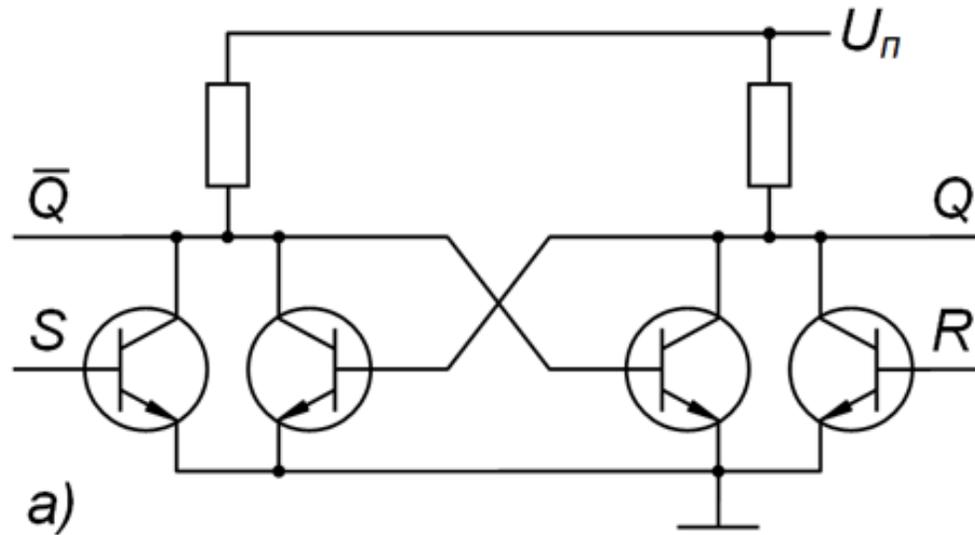


2. Статический триггер

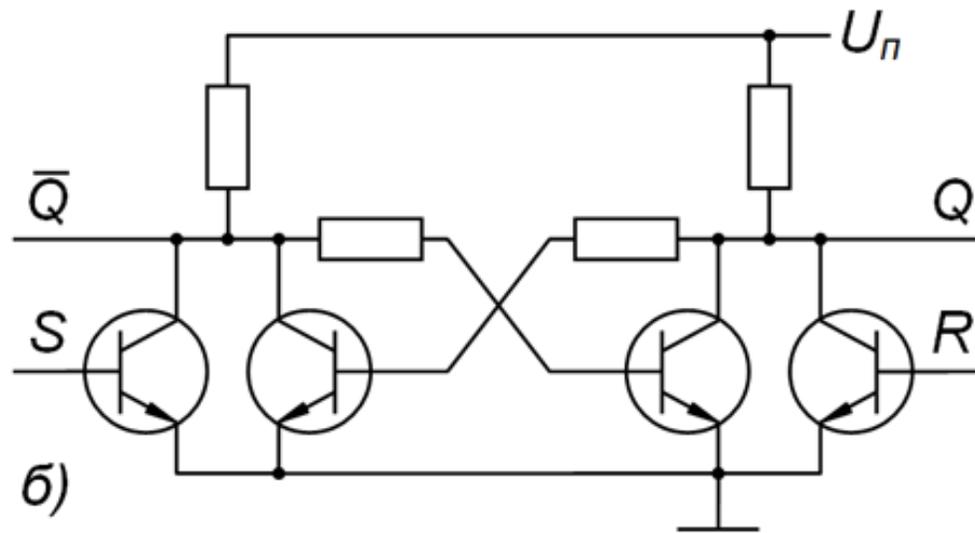
К ним относят устройства, каждое состояние которых характеризуется неизменными уровнями выходного напряжения (выходными потенциалами): высоким — близким к напряжению питания и низким — около нуля.

Статические триггеры по способу представления выходной информации часто называют **потенциальными**.





a)



б)

2.1. Симметричные триггеры

Они **реализуются** на двухкаскадном двухинверторном усилителе с положительной обратной связью

Своим **названием** обязаны способам организации внутренних электрических связей между элементами схемы.

Их **отличает** симметрия схемы и по структуре, и по параметрам элементов обоих плеч.

Они составляют основную массу триггеров, используемых в современной радиоэлектронной аппаратуре.

Схемы симметричных триггеров в простейшей реализации (2x2ИЛИНЕ)



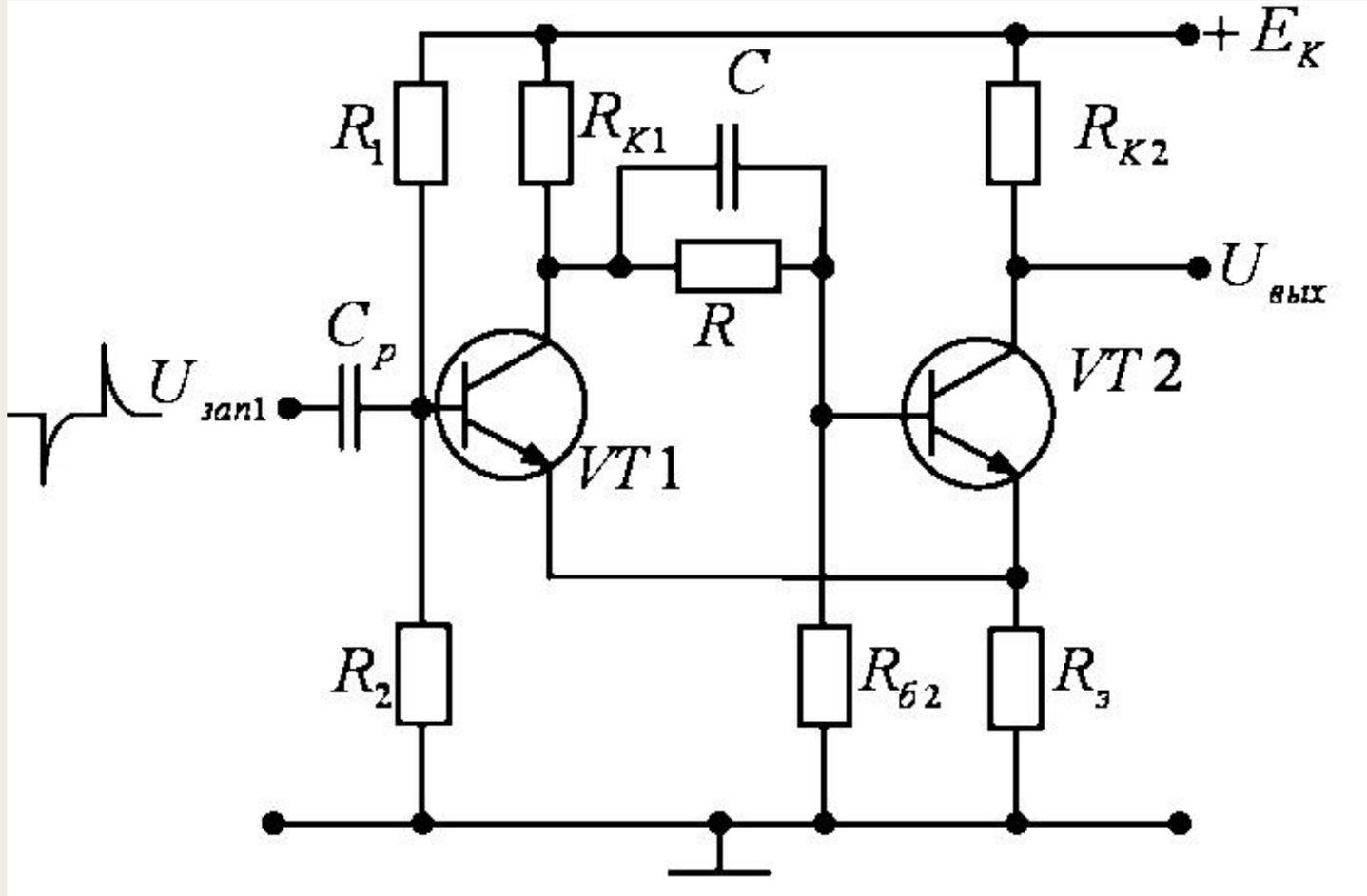


Схема несимметричного триггера Шмитта

2.2. Несимметричные триггеры

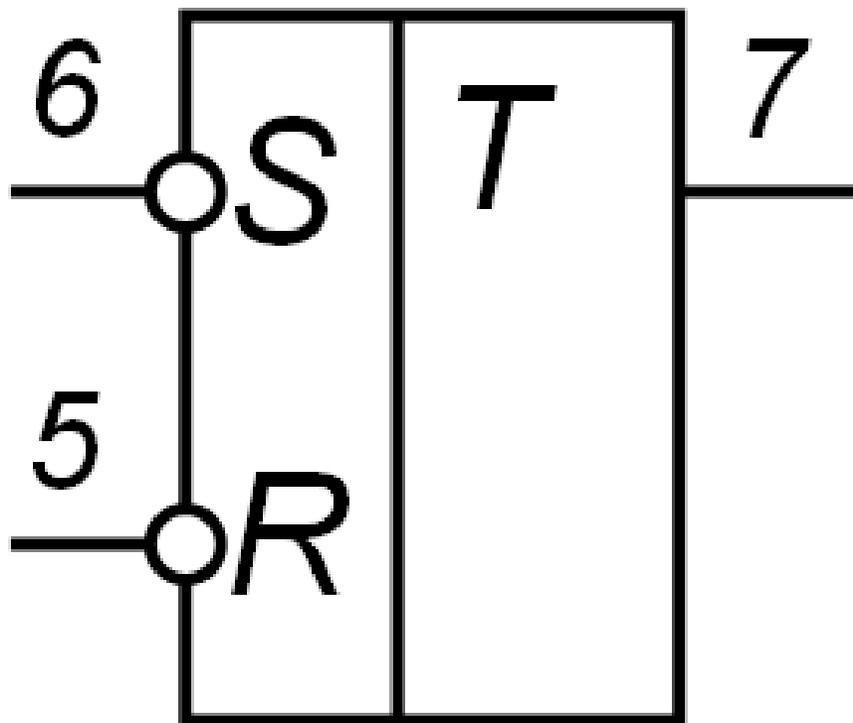
Они реализуются на двухкасдном двухинверторном усилителе с положительной обратной связью

Своим названием обязаны способам организации внутренних электрических связей между элементами схемы.

Для несимметричных триггеров характерна неидентичность параметров элементов отдельных каскадов, а также и связей между ними. (найти схему)



DD1 K555TP2

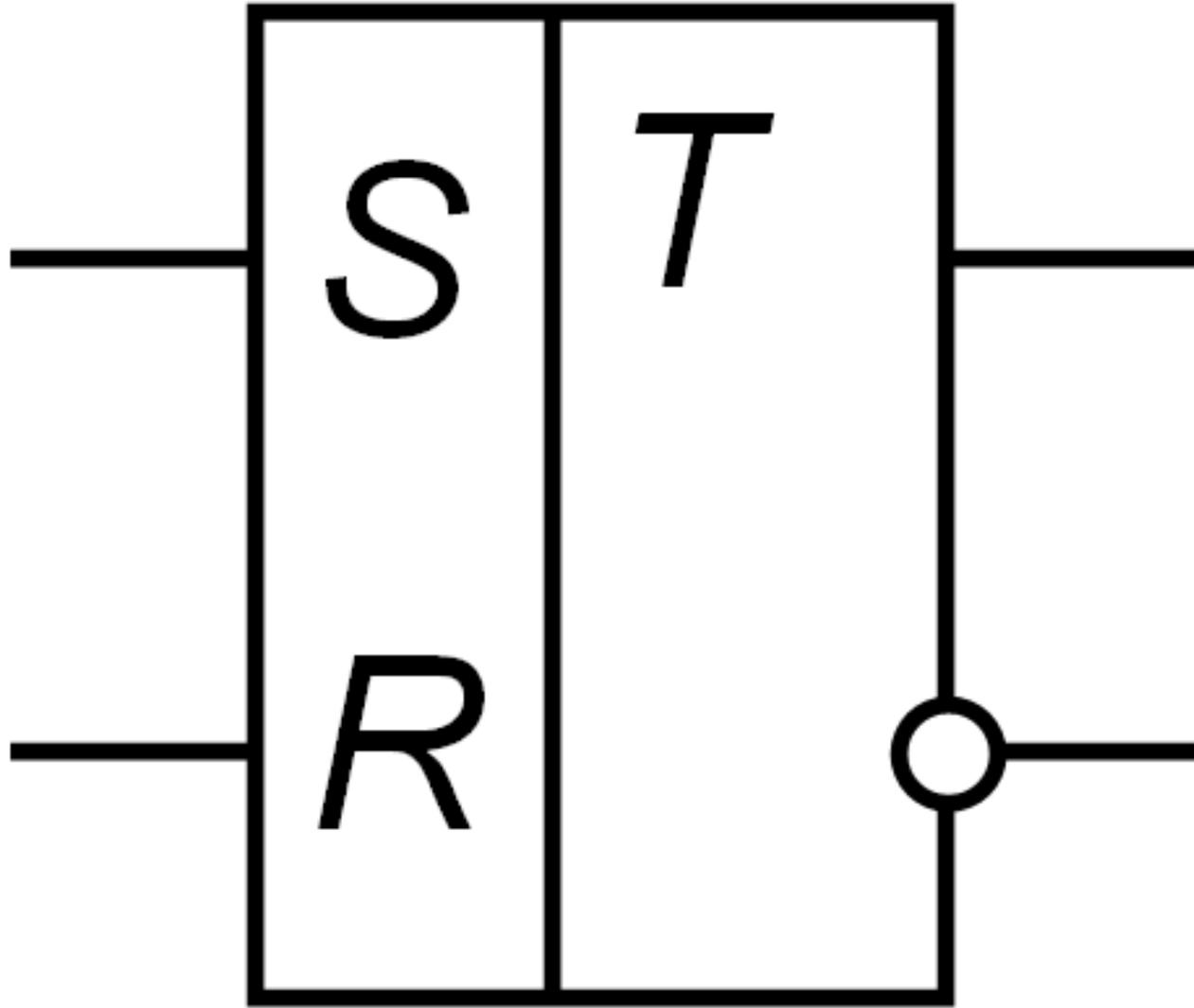


3. RS-триггер

(от [англ.](#) *Set/Reset* —
установить/сбросить)

асинхронный триггер, который
сохраняет своё предыдущее
состояние при неактивном
состоянии обоих входов и
изменяет своё состояние при
подаче на один из его входов
активного уровня.





Условное графическое
обозначение асинхронного RS-
триггера.



3. RS- триггер

Асинхронный триггер изменяет своё состояние непосредственно в момент появления соответствующего информационного сигнала(ов), с некоторой задержкой равной сумме задержек на элементах, составляющих данный триггер.

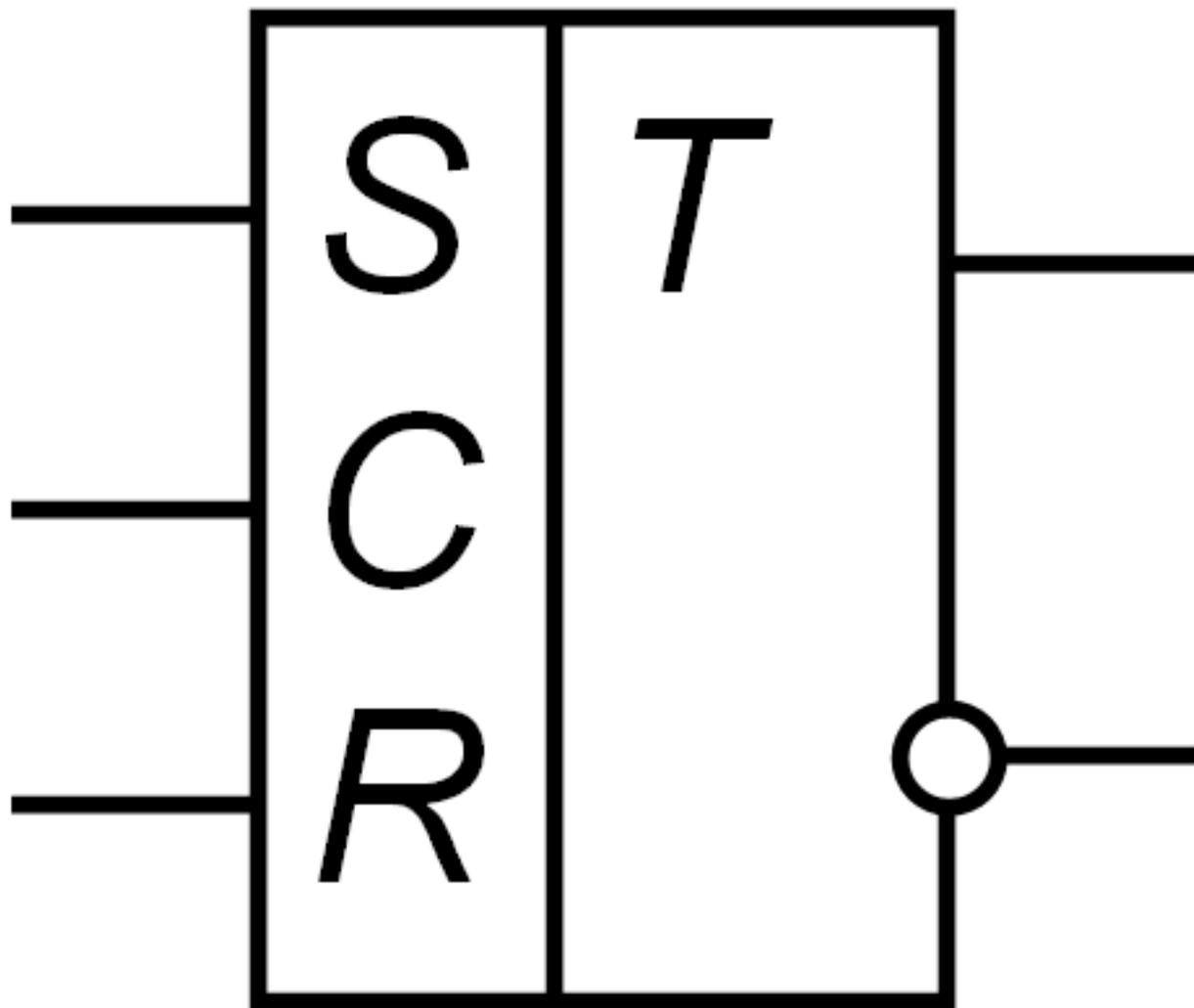
При подаче активного уровня на вход **S** (от [англ. Set](#) — установить) выходное состояние становится равным логической единице.

А при подаче активного уровня на вход **R** (от [англ. Reset](#) — сбросить) выходное состояние становится равным логическому нулю.

Состояние, при котором на оба входа **R** и **S** одновременно поданы активные уровни не определено и зависит от реализации, например в триггере на элементах «или-не» оба выхода переходят в состояние логической 0, которое сохраняется пока на входах удерживаются логические 1. Перевод одного из входов в неактивное состояние, в данном примере в логическую 0, переводит триггер в одно из разрешённых устойчивых состояний.

Одновременный перевод обоих входов из активного в неактивное состояние вызывает непредсказуемое переключение триггера в одно из устойчивых состояний.





Условное графическое
обозначение синхронного RS-
триггера.



Выводы

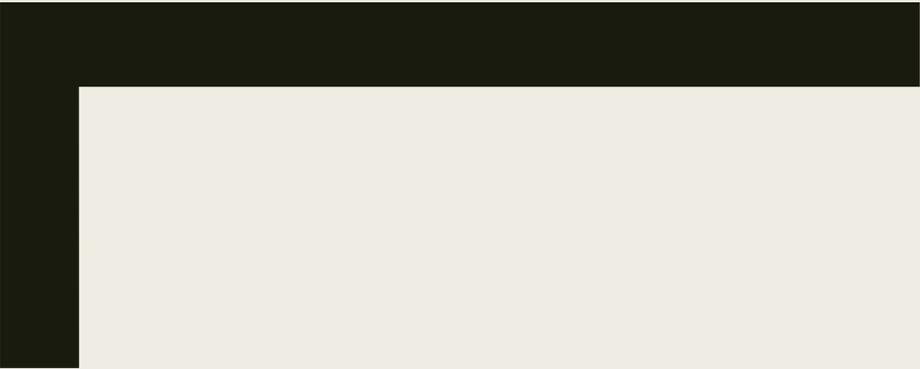
- Сумматоры применяются в арифметико-логических устройствах процессора, они предназначены для суммирования двоичных разрядов.
- Существует множество классификаций сумматоров.
- Триггер «умеет» хранить двоичный разряд, благодаря тому, что может находиться в одном из двух устойчивых состояний.
- Под воздействием входного сигнала триггер может менять свое состояние. Устройство способно «помнить» это состояния и после прекращения воздействия входного сигнала.
- Как правило, триггеры применяются в компьютерной технике в качестве элементов памяти, регистров, компонентов процессора.



ИСТОЧНИКИ

- https://studopedia.ru/12_1242_summatori-opredeleniya-parametri-i-klassifikatsiya.html
- <https://ru.wikipedia.org/wiki/Сумматор>
- <http://www.compkursy.ru/pro-tech/trigger.htm>





**СПАСИБО ЗА
ВНИМАНИЕ!**

